

**ასინქრონული დამგროვებადი ციფრული მოწყობილობების სინთეზის
მეთოდის დამუშავება წინასწარ არჩეული ტრიგერის ბაზაზე**

ალექსანდრე ბენაშვილი, ლევან იმნაიშვილი, ნანა სვანიძე
საქართველოს ტექნიკური უნივერსიტეტი

რეზიუმე

შემოთავაზებულია მეთოდი, რომელიც ასინქრონულად მიწოდებული ინფორმაციული სიგნალების ცვლილების დინამიკის სრულად გათვალისწინების და წინასწარ არჩეული ტრიგერის ბაზაზე ასინქრონული დამგროვებელი მოწყობილობების სინთეზის პროცესის მთლიანად ფორმალიზების საშუალებას იძლევა.

გასაღებური სიტყვები: სქემოტექნიკა, ასინქრონიზმი, ბულის დიფერენციალი.

1. შესავალი

ციფრული მოწყობილობების დამპროექტებლების ასინქრონული სქემებისადმი ინტერესი ბოლო პერიოდში მნიშვნელოვნად გაიზარდა [1]. ეს, უპირველეს ყოვლისა, იმითაა განპირობებული, რომ ასინქრონულ ციფრულ მოწყობილობებში არ გამოიყენება მასინქრონიზირებელი სიგნალები. ისინი შემავალი საინფორმაციო სიგნალის ცვლილებაზე იმ სიჩქარით რეაგირებს, რომელიც ელემენტების რეალური დროითი დაყოვნებით განისაზღვრება [2].

ლოგიკური (ორობითი) სისტემების გამოკვლევის საყოველთაოდ მიღებულ აპარატს ლოგიკის (ბულის) ალგებრა წარმოადგენს [3]. მაგრამ ლოგიკის ალგებრის კლასიკური აპარატი, რომელიც ზუსტად აღწერს ასეთი სისტემების სტატიკას, ე.ი. მათ სტრუქტურას და ფუნქციონალურ კავშირებს შესასვლელებს და გამოსასვლელებს შორის, სისტემების დინამიკის აღწერისათვის საკმარისი არ არის.

დღესდღეობით ფართოდ გამოიყენება სქემები, რომლებშიც იმპულსის წარმოშობა, როგორც წესი, რომელიმე ელემენტის მდგომარეობის ცვლილებასთანაა დაკავშირებული. მაგალითად, დამგროვებელი აზჯამავის თანრიგში გადატანის იმპულსის წარმოქმნა ტრიგერის გამოსასვლელზე [4]. ასეთ შემთხვევებში აუცილებელი ხდება სქემის ზოგიერთი ელემენტის მდგომარეობათა ცვლილების, ერთი მდგომარეობიდან მეორეში გადასვლების ფორმალური აღწერა. ამიტომ საჭირო გახდა შესაბამისი მათემატიკური აპარატის ძიება. ასეთი აპარატის სახით აღებულია ბულის დიფერენციალური აღრიცხვა.

ბულის ტრადიციული ალგებრისაგან განსხვავებით, სადაც სიგნალის არსებობა, ან არარსებობა იგულისხმება, ბულის დიფერენციალი dx აღწერს სიდიდის ცვლილების ფაქტს. აქვე აღვნიშნავთ, რომ ბულის დიფერენციალზე სრულად ვრცელდება ბულის ალგებრის კანონები [5]. ბულის დიფერენციალის ეს თვისება სინთეზირებადი დამგროვებელი მოწყობილობის საწყისი ცვლადების სიაში მისი დამოუკიდებელი ცვლადის სახით შეტანის საშუალებას იძლევა.

ცნობილია ასინქრონული დამგროვებელი სქემების სინთეზის მეთოდი ბიპოლარული უჯრედის ბაზაზე [6], რომელიც საშუალებას არ იძლევა სინთეზის პროცესში გამოვიყენოთ დამუშავებული ტრიგერული სქემების ბიბლიოთეკები, ან სერიული ტრიგერული ჩიპები.

2. ძირითადი ნაწილი

შემოთავაზებული მეთოდის მიხედვით სინთეზი ეტაპობრივად სრულდება.

I ეტაპი. აიგება გადასვლათა პირველადი ცხრილი. დამგროვებელი ციფრული მოწყობილობის ლოგიკური ფუნქციონირება შეიძლება სიტყვიერი აღწერით, ლოგიკური გამოსახულების, დროითი დიაგრამების ან გადასვლათა ცხრილის საშუალებით მოიცეს, მაგრამ ყველაზე მოსახერხებელია გადასვლათა პირველადი ცხრილის გამოყენება. ცხრილში შეიტანება შემავალი ცვლადების მდგომარეობები, როგორც მათ მიწოდებამდე X^t ($X = \{x_i\}$, $i = \overline{1, n}$), ასევე მიწოდების შემდეგ X^{t+1} . შემავალი ცვლადების აკრძალული კომბინაციები „–“ სიმბოლოთი აღინიშნება.

II ეტაპი. ხდება დამგროვებელი მოწყობილობის გადასვლათა ცხრილის მოდიფიკაცია ბულის დიფერენციალის ცნების გამოყენებით. მოდიფიცირებულ ცხრილში შემავალი ცვლადების მდგომარეობების ნაცვლად მათი მიწოდების შემდეგ X^{t+1} დამოუკიდებელი ცვლადების სახით შემავალი ცვლადების დიფერენციალები dX შეიტანება.

III ეტაპი. დამგროვებელი კვანძის გადასვლათა ცხრილის მიხედვით განისაზღვრება გადასვლათა ფუნქცია FQ და აიგება $FQ = f(X, dX, Q)$ ფუნქციის კარნოს ბარათები, სადაც Q არის მოწყობილობის მდგომარეობა.

IV ეტაპი. შეირჩევა სტატიკურ-დინამიკური მართვით ტრიგერის ტიპი და აიგება კარნოს ბარათები ტრიგერის შესასვლელების ფუნქციებისათვის. ამ დროს გამოიყენება იმ ტრიგერის გადასვლათა ლექსიკა, რომლის ბაზაზეც აიგება ასინქრონული დამგროვებელი მოწყობილობა.

V ეტაპი. კარნოს ბარათების მიხედვით მიიღება ტრიგერების შესასვლელების მინიმიზირებული ლოგიკური გამოსახულებები.

VI ეტაპი. აიგება დასაპროექტებელი დამგროვებელი კვანძის ფუნქციონალური სქემა.

მეთოდის ილუსტრაციას ვახდენთ ასინქრონული სრული დამგროვებელი ამჯამავის თანრიგის (სღაო) სინთეზის მაგალითზე.

სღაო-ის ფუნქციონირება მახასიათებელი განტოლებით [7] აღიწერება.

$$S_i = a_i \oplus b_i \oplus p_i, \quad (1)$$

სადაც S_i – i -ური თანრიგის სრული ჯამია, a_i – პირველი შესაკრების i -ური თანრიგია, b_i – მეორე შესაკრების i -ური თანრიგია, p_i – გადატანაა უმცროსი თანრიგიდან. სღაო წარმოადგენს ავტომატს მენსიერებით, ამიტომ (1) გამოსახულება შემდეგნაირად ტრანსფორმირდება

$$Q_i^{t+1} = Q_i^t \oplus b_i \oplus p_i, \quad (2)$$

სადაც Q_i^t და Q_i^{t+1} – სლსთ-ის მდგომარეობებია b_i მეორე შესაკრების მიწოდებამდე და მიწოდების შემდეგ. ე. ი. $Q_i^t = a_i$ და $Q_i^{t+1} = S_i$.

გამოსახულება (2) სლსთ-ის მუშაობას სრულად აღწერს მხოლოდ ფუნქციონალურ დონეზე, მაგრამ არ ასახავს შესასვლელი სიგნალების მიწოდების თანმიმდევრობას და დინამიკას. ამიტომ დამგროვებელი ამჯამავის ფუნქციონირების სრული აღწერისათვის ბულის დიფერენციალის ცნებას ვიყენებთ. როგორც ცნობილია, ბულის დიფერენციალი სრულად აღწერს შესასვლელი სიგნალის ხასიათს და დინამიკას. შემოთავაზებულ მეთოდიკაში დიფერენციალის ცნება საშუალებას იძლევა გამოყენებული იქნას დიფერენციალი dx როგორც შესასვლელი ცვლადი სლსთ-ის ფუნქციონირების აღწერისას.

სლსთ-ის, ისევე როგორც ნებისმიერი სხვა ციფრული მოწყობილობის სინთეზისათვის საჭიროა მახასიათებელი განტოლების მიღება. ამისთვის საჭირო გახდა ასინქრონული დამგროვებელი ამჯამავის სინთეზის პირობების ჩამოყალიბება:

1. შეკრება ხორციელდება შემავალ ოპერანდზე და სლსთ-ის შემცველობაზე;
2. სლსთ-ის მდგომარეობის ცვლილება ხდება შემავალი ოპერანდის თანრიგის მიწოდებისას და წინა თანრიგიდან გადატანის დროს;
3. სლსთ-ზე ცალ-ცალკე მიეწოდება ოპერანდის თანრიგის სიგნალი და გადატანა წინა თანრიგიდან (2 არხი);
4. სლსთ-ში დროში განცალკევებულად, ე.ი. არაერთდროულად ხდება თანრიგის შემავალი სიგნალების და წინა თანრიგიდან გადატანის ცვლილება;
5. სლსთ-ის გადატანის სიგნალი ამჯამავის წინა თანრიგის ერთეულოვანიდან ნულოვან მდგომარეობაში გადასვლის დროს მიეწოდება.

მე-2 პირობის თანახმად და იმ დაშვებით, რომ ამჯამავის თანრიგი რეაგირებს შემავალი ოპერანდის თანრიგის გადასვლაზე ერთეულოვანი მდგომარეობიდან ნულოვან მდგომარეობაში, მეორე ოპერანდის b_i სლსთ-ზე მიწოდების პროცესი შეგვიძლია შემდეგი სახით წარმოვადგინოთ:

$$b_i^* = b_i \cdot db_i. \quad (3)$$

გადატანის სიგნალი p_i მე-5 პირობის თანახმად იქნება:

$$p_i^* = Q_{i-1} \cdot dQ_{i-1}. \quad (4)$$

მე-4 პირობის თანახმად, რომლის მიხედვითაც b_i და p_i სიგნალები ამჯამავის i -ურ სლსთ-ზე არაერთდროულად მიეწოდებიან და (3), (4) გამოსახულებების თანახმად სამართლიანია შემდეგი გამოსახულება

$$Q_i^{t+1} = Q_i^t \oplus b_i^* \oplus p_i^*. \quad (5)$$

(3) გამოსახულების თანახმად $b_i^* = 0$, როდესაც $db_i = 0$, ე.ი. როდესაც არ ხდება შემავალი b_i ოპერანდის ცვლილება. შედეგად შეგვიძლია ჩავწეროთ:

$$b_i^* = b_i \cdot db_i \oplus (b_i^* = 0) = b_i \cdot db_i \oplus b_i \cdot \overline{db_i}, \quad (6)$$

II ეტაპი. ბულის დიფერენციალის ცნების გათვალისწინებით აიგება სლსაო-ის გადასვლათა სრული ცხრილი (ცხრილი 2), რომელშიც b_i და Q_{i-1} შემავალი ცვლადების დიფერენციალები $-db_i$ და dQ_{i-1} დამოუკიდებელი ცვლადების სახითაა წარმოდგენილი.

სლსაო-ის გადასვლათა სრული ცხრილი ბულის დიფერენციალის ცნების გათვალისწინებით ცხრ.2

b_i^t	Q_{i-1}^t	db_i^t	dQ_{i-1}^t	Q_i^t	Q_i^{t+1}	FQ_i	b_i^t	Q_{i-1}^t	db_i^t	dQ_{i-1}^t	Q_i^t	Q_i^{t+1}	FQ_i
0	0	0	0	0	0	0	1	0	0	0	0	0	0
0	0	0	0	1	1	1	1	0	0	0	1	1	1
0	0	0	1	0	0	0	1	0	0	1	0	0	Δ
0	0	0	1	1	1	1	1	0	0	1	1	1	∇
0	0	1	0	0	0	0	1	0	1	0	0	0	Δ
0	0	1	0	1	1	1	1	0	1	0	1	1	∇
0	0	1	1	0	-	-	1	0	1	1	0	-	-
0	0	1	1	1	-	-	1	0	1	1	1	-	-
0	1	0	0	0	0	0	1	1	0	0	0	0	0
0	1	0	0	1	1	1	1	1	0	0	1	1	1
0	1	0	1	0	1	Δ	1	1	0	1	0	0	0
0	1	0	1	1	0	∇	1	1	0	1	1	1	1
0	1	1	0	0	1	Δ	1	1	1	0	0	0	0
0	1	1	0	1	0	∇	1	1	1	0	1	1	1
0	1	1	1	0	-	-	1	1	1	1	0	-	-
0	1	1	1	1	-	-	1	1	1	1	1	-	-

III ეტაპი. გადასვლათა მიღებული ცხრილის საშუალებით (ცხრილი 2) განისაზღვრება გადასვლების ფუნქცია FQ_i და აიგება $FQ_i=f(b_i, db_i, Q_{i-1}, dQ_{i-1}, Q_i)$ ფუნქციის კარნოს ბარათი, რომელიც წარმოდგენილია 1-ელ ნახაზზე.

$b_i, db_i, Q_{i-1}, dQ_{i-1}$

Q_i	0001	0101	1001	1101	0010	0110	1010	1110
0	0	Δ	Δ	0	0	Δ	Δ	0
1	1	∇	∇	1	1	∇	∇	1

ნახ. 1. FQ_i ფუნქციის კარნოს ბარათი

IV ეტაპი. ცნობილია, რომ სლსაო-ის აგებისათვის შესაძლებელია გამოყენებული იქნას ნებისმიერი ტიპის სტატიკურ-დინამიკური ტრიგერი, რომელზეც მიღწევადია T -ტრიგერის ფუნქციის განხორციელება. სიმარტივისათვის ავირჩიოთ უშუალოდ T -ტრიგერი სტატიკურ-დინამიკური მართვით, რომელიც შემავალი სიგნალის უკანა ფრონტით იმართება, ამიტომ მისი შესასვლელი აღიწერება ფუნქციით $-T \cdot dT$. მოცემული ტიპის ტრიგერის გადასვლების ლექსიკა წარმოდგენილია მე-3 ცხრილში.

სტატიკურ-დინამიკური T -ტრიგერის გადასვლების ლექსიკა

ცხრ.3

FQ	$\bar{T} \cdot dT$	$T \cdot dT$
0	0	0
1	0	0
Δ	1	1
∇	1	1

სლდსთ-ის T -ტრიგერის შესასვლელის ფუნქციის კარნოს ბარათი მე-2 ნახაზზე ნაჩვენებ სახეს იღებს.

$b_i Q_{i-1} db_i dQ_{i-1}$

Q_i	0001	0101	1001	1101	0010	0110	1010	1110
0	0	1	1	0	0	1	1	0
1	0	1	1	0	0	1	1	0

$T \cdot dT$

ნახ.2. T -ტრიგერის შესასვლელის ფუნქციის კარნოს ბარათი

V ეტაპი. T -ტრიგერის შესასვლელის ფუნქციის კარნოს ბარათის მიხედვით მიიღება მასსიათებელი განტოლება

$$TdT = \bar{b}_i \cdot Q_{i-1} \cdot \bar{db}_i \cdot dQ_{i-1} \vee b_i \cdot \bar{Q}_{i-1} \cdot \bar{db}_i \cdot dQ_{i-1} \vee \bar{b}_i \cdot Q_{i-1} \cdot db_i \cdot d\bar{Q}_{i-1} \vee b_i \cdot \bar{Q}_{i-1} \cdot db_i \cdot d\bar{Q}_{i-1} = (db_i \oplus dQ_{i-1})(b_i \oplus Q_{i-1}) = (b_i \oplus Q_{i-1}) \cdot d(b_i \oplus Q_{i-1}), \quad (8)$$

სადაც $i = \bar{1}, n$, b_i – შემავალი ოპერანდია, Q_i – სლდსთ-ის მდგომარეობაა.

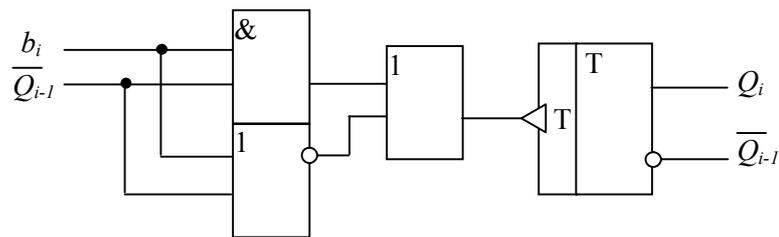
ამრიგად,

$$T = (b_i \oplus Q_{i-1}). \quad (9)$$

ორობითი ოპერანდის პარაფაზული მიწოდების თავიდან ასაცილებლად, რაც გაზრდიდა სლდსთ-ის შესასვლელის რაოდენობას (9) გამოსახულება ღა და ან-არა ელემენტების ბაზისში შემდეგნაირად ტრანსფორმირდება:

$$T = b_i \oplus Q_{i-1} = b_i \bar{Q}_{i-1} \vee \bar{b}_i Q_{i-1} = b_i \cdot \bar{Q}_{i-1} \vee \bar{b}_i \cdot Q_{i-1}. \quad (10)$$

VI ეტაპი. (10) გამოსახულების თანახმად აიგება სლდსთ-ის ფუნქციონალური სქემა (ნახ.3).



ნახ.3. სლდსთ-ის ფუნქციონალური სქემა

3. დასკვნა

ასინქრონული დამგროვებელი ციფრული მოწყობილობების სინთეზის შემოთავაზებული მეთოდი საშუალებას იძლევა სრულად იქნას ფორმალიზებული სლდსთ-ის სინთეზი წინასწარ არჩეული სტატიკურ-დინამიკური ტრიგერის ბაზაზე.

ლიტერატურა

1. Clark, I.G., Xia, F., Yakovlev, A. and Davies, A.C. Petri Net Models of Latch Metastability, Electronics Letters, Institution of Electrical Engineers (IEE), 1998, Volume 34, Issue 7, pp 635-636.
2. Аперидические автоматы, под редакцией В.И. Варшавского. Главная редакция физико-математической литературы. М., Наука, 1976
3. Киносита К., Асада К., Карашу О. Логическое проектирование СБИС – М. Мир, 1988
4. Соловьев Г.Н. Арифметические устройства ЭВМ. – М.: Энергия, 1978
5. Бохманн Д., Постхоф Х. Двоичные динамические системы: Пер. с нем. М.: Энергоатомиздат, 1986
6. Прангишвили А.И., Бенашвили А.М., Имнаишвили Л.Ш. «Методика синтеза асинхронного накапливающего сумматора» Georgian Engineering News, 2002, №1, стр. 34-38.
7. Рабинович З.Л. Основы теории элементарных структур ЭВМ. – 2-е изд., М.: Радио-связь, 1982

DEVELOPMENT OF A METHOD OF SYNTHESIS OF ASYNCHRONOUS ACCUMULATING DIGITAL DEVICES BASED ON THE ADVANCED SELECTED TRIGGER

Benashvili Alexander, Imnaishvili Levan, Svanidze Nana
Georgian Technical University

Summary

The article proposes the method of the synthesis of asynchronous devices. The input variables for these devices are the facts of change of input signals and not potential signals. The theory of Boolean differential notation is used for the mathematical description of the fact of change of input variables. The using of the proposed method completely formalizes the process of synthesis of asynchronous accumulating digital devices based on the advanced selected trigger. This is illustrated on the example of the asynchronous accumulating adder.

РАЗРАБОТКА МЕТОДА СИНТЕЗА АСИНХРОННЫХ НАКАПЛИВАЮЩИХ ЦИФРОВЫХ УСТРОЙСТВ НА БАЗЕ ЗАРАНЕЕ ВЫБРАННОГО ТРИГГЕРА

Бенашвили А.М., Имнаишвили Л.Ш., Сванидзе Н. А.
Грузинский Технический Университет

Резюме

Предложен метод синтеза асинхронных устройств, для которых входными переменными являются не потенциальные сигналы, а факты изменения входных сигналов. Для математического описания факта изменения входных переменных используется теория Булева дифференциального исчисления. Использование предложенного метода позволяет полностью формализовать процесс синтеза асинхронных накапливающих цифровых устройств на базе заранее выбранного триггера, что проиллюстрировано на примере синтеза асинхронного накапливающего сумматора.